

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-198288

(43)Date of publication of application : 11.07.2003

(51)Int.Cl.

H03F 3/60

(21)Application number : 2001-398583

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 27.12.2001

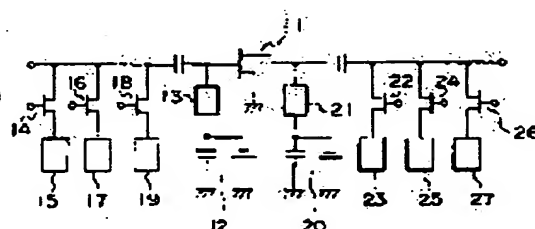
(72)Inventor : EGUCHI SHINICHI

(54) HIGH-FREQUENCY AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a high-frequency amplifier in which frequency dependence can be reduced and matching circuits can be configured easily.

SOLUTION: In the high-frequency amplifier, having band-selectable input/ output matching devices, the frequency dependence of an amplifier element 11 is reduced by an input pre-matching circuit 13 connected to the input side of the element 11 and an output pre-matching circuit 21 connected to the output side of the element 11, thereby constituting matching circuits regardless of the frequency dependence. With this constitution, the high-frequency amplifier can be provided in which the frequency dependence is reduced and the matching circuits can be easily constituted.



LEGAL STATUS

{Date of request for examination]

{Date of sending the examiner's decision of rejection]

{Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

{Date of final disposal for application]

{Patent number]

{Date of registration]

{Number of appeal against examiner's decision of rejection]

{Date of requesting appeal against examiner's decision of rejection]

{Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-198288

(P2003-198288A)

(43) 公開日 平成15年7月11日 (2003.7.11)

(51) Int.Cl.

H 0 3 F 3/60

識別記号

F I

H 0 3 F 3/60

テームト* (参考)

5 J 0 6 7

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願2001-398583 (P2001-398583)

(22) 出願日 平成13年12月27日 (2001. 12. 27)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 江口 慎一

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100075258

弁理士 吉田 研二 (外2名)

Fターム(参考) 5J067 AA01 AA51 CA62 CA71 CA73

CA87 CA92 FA00 HA09 HA19

HA29 HA32 HA39 KA00 KA12

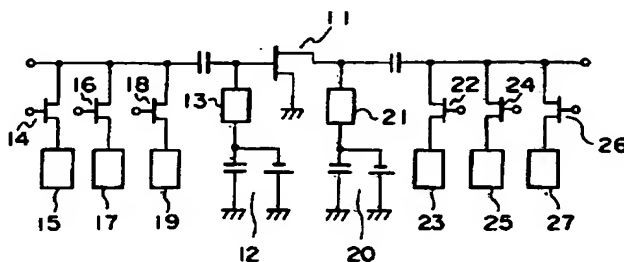
KA29 KS11 TA01 TA03

(54) 【発明の名称】 高周波増幅器

(57) 【要約】

【課題】 周波数依存性を低減させ、かつ平易に整合回路が構成できる高周波増幅器を提供することを課題とする。

【解決手段】 帯域選択可能な入出力整合器を有する高周波増幅器であって、増幅素子11の入力側に接続された入力ブリマッティング回路13および増幅素子11の出力側に接続された出力ブリマッティング回路21により、増幅素子11の周波数依存性を低減させることで、周波数依存性を考慮せず整合回路を構成できる。これにより周波数依存性を低減させ、かつ平易に整合回路が構成できる高周波増幅器を提供する。



【特許請求の範囲】

【請求項 1】 信号の入力端子と、

前記入力端子に接続され、少なくとも一つが選択可能な複数の入力整合器と、

前記入力整合器の出力側に接続され信号の増幅を行う増幅素子と、

前記増幅素子の入力側に接続され、前記増幅素子の周波数依存性を抑える入力ブリマッティング回路と、

前記増幅素子の出力側に接続され、前記各入力整合器に対応して設けられた少なくとも一つが選択可能な複数の出力整合器と、

前記出力整合器の出力側に接続された信号の出力端子と、を有し、

前記各入力整合器は、前記入力端子に接続された選択スイッチ素子と、前記入力端子に選択スイッチ素子を介して接続され特定周波数帯域でインピーダンス整合する整合回路と、で構成され、

前記各出力整合器は、前記増幅素子の出力側に接続された選択スイッチ素子と、前記増幅素子の出力側に選択スイッチ素子を介して接続され対応する前記入力整合器における特定周波数帯域でインピーダンス整合する整合回路と、で構成される、高周波増幅器。

【請求項 2】 前記増幅素子が FET であることを特徴とする請求項 1 記載の高周波増幅器。

【請求項 3】 前記増幅素子の出力側に接続され、前記増幅素子の周波数依存性を抑える出力ブリマッティング回路を有する請求項 1 または 2 記載の高周波増幅器。

【請求項 4】 前記選択スイッチ素子の少なくとも一つが FET スイッチであることを特徴とする請求項 1 から 3 いずれか一項記載の高周波増幅器。

【請求項 5】 前記選択スイッチ素子の少なくとも一つがダイオードスイッチであることを特徴とする請求項 1 から 4 いずれか一項記載の高周波増幅器。

【請求項 6】 前記入力整合器および前記出力整合器の複数個を選択し、複数選択された整合器の合成インピーダンスで整合する請求項 1 から 5 いずれか一項記載の高周波増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は高周波増幅器に関する、より詳細には広帯域に亘り周波数選択が可能な高周波増幅器に関する。

【0002】

【従来の技術】 高周波増幅器において効率よく増幅を行うためには、高周波増幅器の入出力インピーダンス整合を行う必要がある。入出力インピーダンスは周波数により異なるため、高周波において異なる帯域で効率よく増幅を行うためには、異なる帯域ごとにインピーダンス整合回路を選択的に使用する必要がある。

【0003】 そこでダイオードスイッチを伴う整合回路

を複数有し、利用周波数に応じて入出力インピーダンスをダイオードスイッチにて切り替えて利用する高周波増幅器が、特開平 6-232657 に提案されている。この高周波増幅器の概略構成を図 4 に示す。図 4 において第一の入力整合回路 1 および第一の出力整合回路 2 は帯域 A においてインピーダンス整合を行い、第二の入力整合回路 3 および第二の出力整合回路 4 は帯域 B においてインピーダンス整合を行うように構成されている。この高周波増幅器を帯域 A で利用する場合は第一のダイオードスイッチ 5 および第二のダイオードスイッチ 6 を導通、第三のダイオードスイッチ 7 および第四のダイオードスイッチ 8 を非導通とし、帯域 B で利用する場合は第一のダイオードスイッチ 5 および第二のダイオードスイッチ 6 を非導通、第三のダイオードスイッチ 7 および第四のダイオードスイッチ 8 を導通とすることで、一つの増幅素子 9 で、選択的に異なる帯域のインピーダンス整合が可能な高周波増幅器を実現している。

【0004】

【発明が解決しようとする課題】 従来の高周波増幅器では、インピーダンス整合を異なる帯域で選択的に行うことにより広い帯域で増幅器の利用が可能となったが、増幅素子に利得あるいは位相の周波数依存性が存在する場合、インピーダンス整合を行った増幅器においてもその出力に周波数依存性が残ってしまい、利得あるいは位相が周波数によりばらつくという問題が生じる。

【0005】 例えば、図 5 に示すような利得周波数依存性を伴う増幅素子を用いている場合、帯域 A における利得と帯域 B における利得差 10 が生じる。この場合帯域 A および帯域 B においてそれぞれインピーダンス整合を行うと、増幅素子の利得周波数依存性がそのまま高周波増幅器の利得周波数依存性となって現れてしまう。この利得周波数依存性を抑えるため、例えば帯域 A において意図的にインピーダンス不整合を起こし、帯域 B の利得にあわせこむことで利得の周波数依存性を軽減できるが、インピーダンス整合が非効率でありまた整合が複雑化するという問題があった。

【0006】 本発明は周波数依存性を低減させ、かつ平易に整合回路が構成できる高周波増幅器を提供することを課題とする。

【0007】

【課題を解決するための手段】 第一の発明に係る高周波増幅器は、信号の入力端子と、前記入力端子に接続され、少なくとも一つが選択可能な複数の入力整合器と、前記入力整合器の出力側に接続され信号の増幅を行う増幅素子と、前記増幅素子の入力側に接続され、前記増幅素子の周波数依存性を抑える入力ブリマッティング回路と、前記増幅素子の出力側に接続され、前記各入力整合器に対応して設けられた少なくとも一つが選択可能な複数の出力整合器と、前記出力整合器の出力側に接続された信号の出力端子と、を有し、前記各入力整合器は、前

記入入力端子に接続された選択スイッチ素子と、前記入入力端子に選択スイッチ素子を介して接続され特定周波数帯域でインピーダンス整合する整合回路と、で構成され、前記各出力整合器は、前記増幅素子の出力側に接続された選択スイッチ素子と、前記増幅素子の出力側に選択スイッチ素子を介して接続され対応する前記入入力整合器における特定周波数帯域でインピーダンス整合する整合回路と、で構成されるものとする。

【0008】第二の発明に係る高周波増幅器は、第一の発明において、前記増幅素子がFETであることを特徴とするものとする。

【0009】第三の発明に係る高周波増幅器は、第一または第二の発明において、前記増幅素子の出力側に接続され、前記増幅素子の周波数依存性を抑える出力プリマッチング回路を有するものとする。

【0010】第四の発明に係る高周波増幅器は、第一から第三のいずれか一つの発明において、前記選択スイッチ素子の少なくとも一つがFETスイッチであることを特徴とするものとする。

【0011】第五の発明に係る高周波増幅器は、第一から第四のいずれか一つの発明において、前記選択スイッチ素子の少なくとも一つがダイオードスイッチであることを特徴とするものとする。

【0012】第六の発明に係る高周波増幅器は、第一から第五のいずれか一つの発明において、前記入入力整合器および前記出力整合器の複数個を選択し、複数選択された整合器の合成インピーダンスで整合するものとする。

【0013】

【発明の実施の形態】実施の形態1. 図1に本実施の形態における高周波増幅器を示す。増幅素子であるFET 11の入力側には、バイアス回路12に入力プリマッチング回路13が挿入され、さらに第一のスイッチ素子14および第一の入力整合回路15で構成される帯域Aでの入力整合器、第二のスイッチ素子16および第二の入力整合回路17で構成される帯域Bでの入力整合器、第三のスイッチ素子18および第三の入力整合回路19で構成される帯域Cでの入力整合器が接続されている。FET 11の出力側には、バイアス回路20に出力プリマッチング回路21が挿入され、さらに第四のスイッチ素子22および第一の出力整合回路23で構成される帯域Aでの出力整合器、第五のスイッチ素子24および第二の出力整合回路25で構成される帯域Bでの出力整合器、第六のスイッチ素子26および第三の出力整合回路27で構成される帯域Cでの出力整合器が接続されている。図1ではスイッチ素子として、回路構成、特にバイアス供給が容易であるFETスイッチを用いているが、他のスイッチ素子に置き換えることも可能である。また入出力プリマッチング回路がバイアス回路に挿入されているが、入出力プリマッチング回路が単独で存在していてもよい。さらに増幅素子もFETに限定されるもので

はない。

【0014】入力プリマッチング回路13は、増幅素子FET 11の周波数特性つまり利得および位相の周波数特性を抑えるように構成される。一般的に増幅素子の利得は高周波領域で小さくなるため、プリマッチング回路により高周波領域で利得が大きくなるように設定し、増幅素子およびプリマッチング回路の相殺効果により、広帯域において利得が平坦化するように調整する。プリマッチング回路としては、インダクタンス、キャパシタンス、抵抗成分を集中定数素子による組み合わせで構成してもよく、またスタブ等の分布定数素子で構成してもよい。さらに出力にもプリマッチング回路を設けることにより、調整能力の向上が図れる。

【0015】第一の入力整合回路15は、帯域Aにて増幅器の入力インピーダンス整合を行うように、集中定数素子あるいは分布定数素子を用いて構成される。第二の入力整合回路17および第三の入力整合回路19についても、それぞれ帯域B、帯域Cにて増幅器の入力インピーダンス整合を行うように、集中定数素子あるいは分布定数素子を用いて構成される。

【0016】第一の出力整合回路23は、帯域Aにて増幅器の出力インピーダンス整合を行うように、集中定数素子あるいは分布定数素子を用いて構成される。第二の出力整合回路25および第三の出力整合回路27についても、それぞれ帯域B、帯域Cにて増幅器の出力インピーダンス整合を行うように、集中定数素子あるいは分布定数素子を用いて構成される。

【0017】本高帯域増幅器を帯域Aで使用する場合、第一のスイッチ素子14および第四のスイッチ素子22を導通させ、その他のスイッチ素子を非導通とすることで、帯域Aにおける増幅器の入力インピーダンス整合、出力インピーダンス整合が実現される。同様に、第二のスイッチ素子16および第五のスイッチ素子24のみを導通、あるいは第三のスイッチ素子18および第六のスイッチ素子26のみを導通とすることで、それぞれ帯域B、帯域Cにおける増幅器のインピーダンス整合が実現される。

【0018】したがって、入力プリマッチング回路13および出力プリマッチング回路21により、帯域A、帯域B、帯域Cすべての領域で利得が平坦になるようにプリマッチングを行っておけば、帯域A、帯域B、帯域Cを通じて利得の周波数依存性を抑えることが可能になる。これにより各帯域でインピーダンス整合を行う際、利得の周波数依存性を考慮せず整合を行っても、各選択帯域で利得が一定の増幅器を実現できる。

【0019】位相の周波数依存性についても利得の場合と同様、入力プリマッチング回路13および出力プリマッチング回路21により、帯域A、帯域B、帯域Cすべての領域で、位相が一定になるようにプリマッチングを行っておけば、帯域A、帯域B、帯域Cを通じて位相の

5

周波数依存性を抑えることが可能になる。

【0020】なお、上記例では帯域A、帯域B、帯域Cの三つの選択帯域としているが、選択帯域をさらに追加することも可能である。より広帯域で選択利用可能にすることで本高周波増幅器を利用できるデバイスの範囲も広がる。

【0021】実施の形態2。図2に本実施の形態における高周波増幅器を示す。本実施の形態は、実施の形態1における入力整合器、出力整合器のスイッチ素子として、ダイオードスイッチ28を用いたものである。その他の構成は実施の形態1と同様である。すなわちブリマツチング回路13、21の構成、入力整合回路15、17、19、出力整合回路23、25、27の構成、増幅素子11、バイアス回路12、20の構成は実施の形態1と同じであるため説明を省略する。ダイオードスイッチを用いることにより、FETスイッチを用いた場合の高周波増幅器に比べ低価格化が図れる。

【0022】実施の形態3。図3に本実施の形態における高周波増幅器を示す。なお図1および図2と同じ構成要素には同じ符号をつけ説明を省略する。実施の形態1または2では帯域A、帯域B、帯域Cいずれかの周波数帯域に整合するよう、入力整合器および出力整合器それぞれのスイッチ素子一つのみを導通させて用いていたが、本実施の形態では各スイッチ素子の組み合わせを利用する。つまり第一のスイッチ素子および第四のスイッチ素子に加え、第二のスイッチ素子および第五のスイッチ素子も導通とし、その他のスイッチ素子を非導通とすることで、第一の入力整合回路15および第二の入力整合回路17との合成回路で実現されるインピーダンスで入力整合を行うことができ、また第一の出力整合回路23および第二の出力整合回路25との合成回路で実現されるインピーダンスで出力整合を行うことができる。このことにより、帯域A、帯域B、帯域Cのみではなく、整合回路の組み合わせで実現できる新たな周波数帯域Dに対しても、インピーダンス整合が可能となり、増幅器の選択帯域を増やすことができる。入力整合器、出力整合器の個数も三つに限定されることは無く、またスイッチ素子の導通、非導通の組み合わせ方は必要に応じて任意に設定できるものとする。

【0023】

【発明の効果】第一および第二の発明による高周波増幅器は、増幅素子の入力側で利得あるいは位相の周波数依

6

存性をブリマツチング回路にて低減しているため、周波数依存性を考慮せず平易に整合回路が構成できる。

【0024】第三の発明による高周波増幅器は、増幅素子の出力側でもブリマツチングを行うため、第一の発明における効果に加えさらに周波数依存性を低減できる。

【0025】第四の発明による高周波増幅器は、整合器のスイッチ素子としてFETスイッチを用いることにより、第一の発明における効果に加えさらに小型化が実現可能となる。

10 【0026】第五の発明による高周波増幅器は、整合器のスイッチ素子としてダイオードスイッチを用いることにより、第一の発明における効果に加えさらに安価な構成が実現可能となる。

【0027】第六の発明による高周波増幅器は、整合器のスイッチ素子を複数選択することにより、第一の発明における効果に加えさらに広帯域で選択利用可能となる。

【図面の簡単な説明】

20 【図1】 本発明の実施の形態1の高周波増幅器を示す図である。

【図2】 本発明の実施の形態2の高周波増幅器を示す図である。

【図3】 本発明の実施の形態3の高周波増幅器を示す図である。

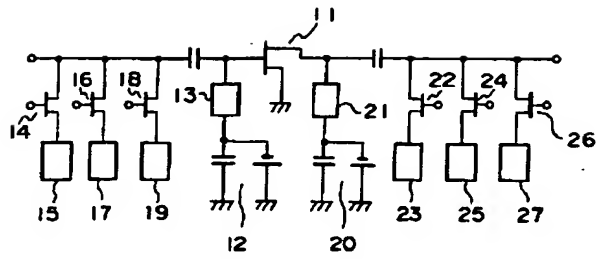
【図4】 従来の高周波増幅器を示す図である。

【図5】 増幅素子の利得周波数特性を示す図である。

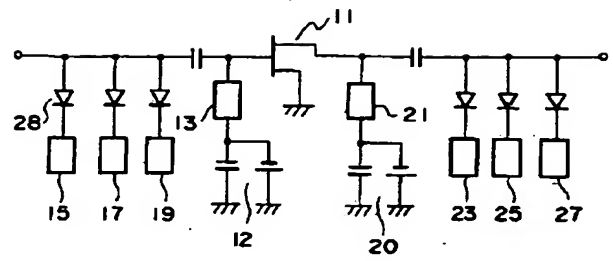
【符号の説明】

1 第一の入力整合回路、2 第一の出力整合回路、3 第二の入力整合回路、4 第二の出力整合回路、5 第一のダイオードスイッチ、6 第二のダイオードスイッチ、7 第三のダイオードスイッチ、8 第四のダイオードスイッチ、9 増幅素子、10 利得差、11 FET、12 バイアス回路、13 入力ブリマツチング回路、14 第一のスイッチ素子、15 第一の入力整合回路、16 第二のスイッチ素子、17 第二の入力整合回路、18 第三のスイッチ素子、19 第三の入力整合回路、20 バイアス回路、21 出力ブリマツチング回路、22 第四のスイッチ素子、23 第一の出力整合回路、24 第五のスイッチ素子、25 第二の出力整合回路、26 第六のスイッチ素子、27 第三の出力整合回路、28 ダイオードスイッチ。

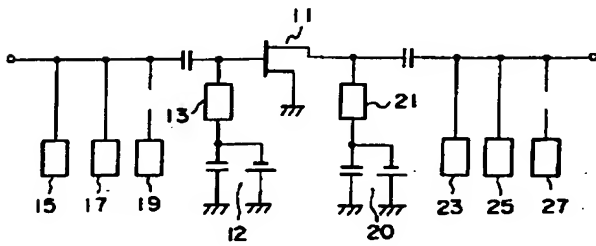
【図1】



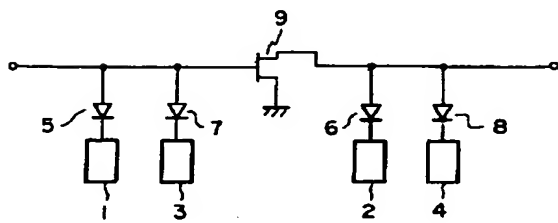
【図2】



【図3】



【図4】



【図5】

